

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-7616

(P 2 0 0 3 - 7 6 1 6 A)

(43) 公開日 平成15年1月10日 (2003.1.10)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H01L 21/20		H01L 21/20	4G077
C30B 29/38		C30B 29/38	D 5F041
H01L 21/205		H01L 21/205	5F045
// H01L 33/00		33/00	C 5F052
H01S 5/323	610	H01S 5/323	610 5F073
		審査請求 未請求 請求項の数18	OL (全17頁)

(21) 出願番号 特願2002-63281 (P 2002-63281)

(22) 出願日 平成14年3月8日 (2002.3.8)

(31) 優先権主張番号 特願2001-84806 (P 2001-84806)

(32) 優先日 平成13年3月23日 (2001.3.23)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 小川 雅弘

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 上田 大助

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100077931

弁理士 前田 弘 (外7名)

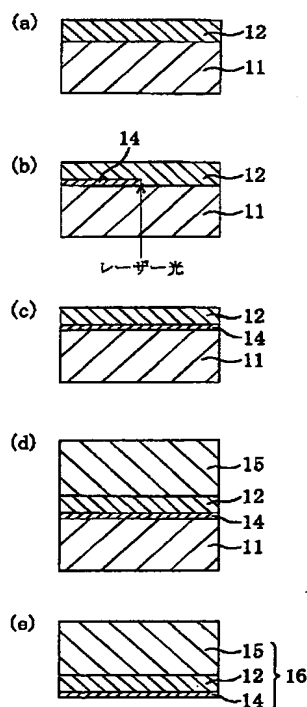
最終頁に続く

(54) 【発明の名称】 半導体膜の製造方法

(57) 【要約】

【課題】 窒化物半導体膜を基板と同程度に広く確保しつつ、割れや反りの発生を抑制しうる半導体膜の製造方法を提供することにある。

【解決手段】 サファイア基板11の上に、第1の半導体膜であるGaN膜12をエピタキシャル成長させる。レーザー光をサファイア基板11の裏面からGaN膜12に照射して、サファイア基板11とGaN膜12との間に熱分解層14を介在させる。サファイア基板11の上にGaN膜12を載せたまま、第2の半導体膜であるGaN膜15をエピタキシャル成長させた後、基板温度を室温まで下げる。その後、サファイア基板11をGaN膜12及びGaN膜15から分離除去すると、サファイア基板11とほぼ同じ面積を有するGaN基板16が得られる。



1

【特許請求の範囲】

【請求項 1】 光透過性の基板上に第 1 の半導体膜を形成する工程 (a) と、

上記基板と上記第 1 の半導体膜との間に光を照射して、上記第 1 の半導体膜と上記基板との界面の少なくとも一部において両者間の接合を分離させる工程 (b) と、
上記基板上に上記第 1 の半導体膜を載せた状態で、上記第 1 の半導体膜上に第 2 の半導体膜を成長させる工程 (c) とを含み、

少なくとも上記第 1 及び第 2 の半導体膜を半導体基板として用いる半導体膜の製造方法。

【請求項 2】 請求項 1 に記載の半導体膜の製造方法において、

上記工程 (b) では、上記第 1 の半導体膜のうち上記基板に隣接する領域の少なくとも一部を熱分解層にすることを特徴とする半導体膜の製造方法。

【請求項 3】 請求項 1 又は 2 に記載の半導体膜の製造方法において、

上記工程 (b) では、上記第 1 の半導体膜と上記基板との界面のほぼ全域において両者間の接合を分離させることを特徴とする半導体膜の製造方法。

【請求項 4】 請求項 1 又は 2 に記載の半導体膜の製造方法において、

上記工程 (b) では、上記第 1 の半導体膜と上記基板との界面の一部のみにおいて両者間の接合を分離させることを特徴とする半導体膜の製造方法。

【請求項 5】 請求項 1 又は 2 に記載の半導体膜の製造方法において、

上記工程 (a) の前に、上記基板の上に、開口部を有する第 1 マスクを形成する工程をさらに含み、

上記工程 (a) では、上記基板のうち上記第 1 マスクの開口部において露出している部分から上記第 1 の半導体膜を成長させることを特徴とする半導体膜の製造方法。

【請求項 6】 請求項 5 に記載の半導体膜の製造方法において、

上記第 1 マスクは、上記基板の側面を覆っていることを特徴とする半導体膜の製造方法。

【請求項 7】 請求項 5 又は 6 に記載の半導体膜の製造方法において、

上記第 1 マスクは、光透過性を有しており、
上記工程 (b) では、上記第 1 の半導体膜と上記第 1 マスクとの界面の少なくとも一部において、上記第 1 の半導体膜と上記第 1 マスクとの接合を分離させることを特徴とする半導体膜の製造方法。

【請求項 8】 請求項 5 ～ 7 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (a) の後で上記工程 (b) の前に、上記第 1 の半導体膜の上に、少なくとも上記第 1 マスクの開口部の上方を覆い、上記第 1 マスクの上方に開口部を有する第 2 マスクを形成する工程をさらに含み、

2

上記工程 (c) では、上記第 1 半導体膜のうち上記第 2 マスクの開口部に位置する部分から上記第 2 の半導体膜を成長させることを特徴とする半導体膜の製造方法。

【請求項 9】 請求項 5 ～ 8 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記第 1 マスクは、酸化膜、窒化膜、酸窒化膜及びリフラクトリ金属膜のうちから選ばれるいずれか 1 つの膜によって構成されていることを特徴とする半導体膜の製造方法。

【請求項 10】 請求項 1 又は 2 に記載の半導体膜の製造方法において、

上記工程 (a) の後で上記工程 (b) の前に、上記第 1 の半導体膜の上に、開口部を有し、上記第 2 の半導体膜の結晶成長を阻害する機能を有する第 3 マスクを形成する工程をさらに含み、

上記工程 (c) では、上記第 1 の半導体膜のうち上記第 3 マスクの開口部において露出している部分から上記第 2 の半導体膜を成長させることを特徴とする半導体膜の製造方法。

【請求項 11】 請求項 1 又は 2 に記載の半導体膜の製造方法において、

上記工程 (a) の後で上記工程 (b) の前に、上記第 1 の半導体膜の上に、開口部を有する第 4 マスクを形成する工程と、

上記工程 (b) の後で上記工程 (c) の前に、上記第 4 マスクを用いて、上記第 1 の半導体膜をエッチングして、上記第 1 の半導体膜のうち上記第 4 マスクの開口部に位置する領域を除去する工程とをさらに含み、

上記工程 (c) では、上記第 1 の半導体膜のうち上記第 1 の半導体膜の開口部において露出している部分から上記第 2 の半導体膜を成長させることを特徴とする半導体膜の製造方法。

【請求項 12】 請求項 1 ～ 11 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (a) では、上記第 1 の半導体膜として窒素を含む化合物半導体膜を形成することを特徴とする半導体膜の製造方法。

【請求項 13】 請求項 12 に記載の半導体膜の製造方法において、

上記工程 (a) では、上記第 1 の半導体膜として、G a, A l, B, A s, I n, P 及び S b のうちの少なくとも 1 つの元素と N とを組成に含む化合物半導体膜を形成することを特徴とする半導体膜の製造方法。

【請求項 14】 請求項 1 ～ 13 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (c) では、上記第 2 の半導体膜として窒素を含む化合物半導体膜を形成することを特徴とする半導体膜の製造方法。

【請求項 15】 請求項 14 に記載の半導体膜の製造方法において、

50

上記工程 (c) では、上記第 2 の半導体膜として、Ga, Al, B, As, In, P 及び Sb のうちの少なくとも 1 つの元素と N とを組成に含む化合物半導体膜を形成することを特徴とする半導体膜の製造方法。

【請求項 16】 請求項 1 ~ 15 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (a) では、上記第 1 の半導体膜の厚さを $200 \mu\text{m}$ 以下とすることを特徴とする半導体膜の製造方法。

【請求項 17】 請求項 1 ~ 16 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (b) では、上記光の照射エネルギーの値を 0.1 J/cm^2 以上 20 J/cm^2 以下の範囲とすることを特徴とする半導体膜の製造方法。

【請求項 18】 請求項 1 ~ 17 のうちいずれか 1 つに記載の半導体膜の製造方法において、

上記工程 (c) の後に、上記基板を除去する工程 (d) をさらに含むことを特徴とする半導体膜の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体レーザや電界効果トランジスタなどの半導体装置の作製に用いられる半導体膜又は半導体基板の製造方法に関するものである。

【0002】

【従来の技術】 従来より、Ga, Al, B, As, In, P 及び Sb のうちの少なくとも 1 つの元素と N とを組成に含む化合物半導体（以下、「窒化物半導体」という）は、そのバンドギャップが $1.9 \sim 6.2 \text{ eV}$ と広範囲であり、紫外から可視域におよぶ広範なバンドギャップエネルギーを有することから、発光・受光デバイス用半導体材料として有望であることが知られている。この窒化物半導体の代表例としては、一般式が $\text{B}_x\text{Al}_y\text{Ga}_z\text{In}_{1-x-y-z}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$, $0 \leq x+y+z \leq 1$) で表される化合物半導体がある。そして、窒化物半導体デバイスは、主としてサファイアを成長用基板として形成され、現在、サファイア基板上に設けられた GaN 膜及びその上の窒化物半導体膜を利用した発光ダイオードが市販されるに至っている。

【0003】 ところが、サファイア基板と GaN の格子不整合率は約 16% と大きく、サファイア基板上に成長した GaN 膜の欠陥密度は $10^5 \sim 10^{10} \text{ cm}^{-2}$ にも達している。このような高い欠陥密度は、とりわけサファイア基板上に形成された青色半導体レーザの寿命を短くする原因となっていた。

【0004】 ここで、GaN 膜の作製に用いることができる最も理想的な基板は、やはり GaN 基板である。しかし、GaN は窒素の平衡蒸気圧が Ga に比べて極端に高いために、従来の引き上げ法などを利用してバルク結晶を成長させることが困難である。そのため、窒化物半

導体とは異なる材料からなる基板すなわち異種材料からなる基板（例えばサファイア基板、SiC 基板、Si 基板、GaAs 基板等があり、以下、「異種基板」という）上に厚い GaN 膜を成長させた後、異種基板を除去することにより、窒化物半導体基板を作製する方法が提案されている。

【0005】 例えば、文献 1（特開平 10-256662 号公報）に記載されているように、サファイア基板に厚膜の GaN 膜を高温で成長させた後、サファイア基板を研磨により除去することにより、窒化物半導体基板を作製する方法が提案されている。

【0006】 文献 2（Michael K. Kelly et al., Japanese Journal of Applied Physics, Vol. 38, p. L217, 1999）

に記載されているように、サファイア基板に厚膜の GaN 膜を高温で成長させた後、レーザを照射して GaN 膜とサファイア基板とを分離することにより、窒化物半導体基板を作製する方法が提案されている。

【0007】 文献 3（特開平 2000-12900 号公報）に記載されているように、GaAs 基板上に窓を有するマスクを形成しておいて、マスクの窓内から低温で GaN バッファ層を形成した後、HVPE 法により、GaN バッファ層の上に厚膜の GaN エピタキシャル層を高温で成長し、その後、GaAs 基板を除去することにより、窒化物半導体基板を作製する方法が提案されている。

【0008】

【発明が解決しようとする課題】 しかしながら、上記各従来の半導体膜の製造方法では、以下のような共通の不具合があった。

【0009】 GaN 結晶の成長には 1000°C 以上の高温を必要とするため、高温で GaN をエピタキシャル成長させた後に冷却すると、成長させた GaN 膜と異種基板との熱膨張係数の違いによる影響を受ける。すなわち、熱膨張係数の違いにより、GaN 膜に熱応力が印加されると、GaN 膜にクラックや欠陥が生じたり、GaN 膜全体に反りが発生するおそれがあった。特に、GaN 膜の厚さが数 $100 \mu\text{m}$ 程度になると、GaN 膜にかかる熱応力が著しくなり、反りや割れがさらに発生しやすくなるため、GaN 膜の面積を異種基板と同程度の面積を保つように冷却することは困難であった。

【0010】 本発明の目的は、窒化物半導体膜を基板と同程度に広く確保しつつ、割れや反りの発生を抑制する半導体膜の製造方法を提供することにある。

【0011】

【課題を解決するための手段】 本発明の半導体膜の製造方法は、光透過性の基板上に第 1 の半導体膜を形成する工程 (a) と、上記基板と上記第 1 の半導体膜との間に光を照射して、上記第 1 の半導体膜と上記基板との界面の少なくとも一部において両者間の接合を分離させる工程 (b) と、上記基板上に上記第 1 の半導体膜を載せた

状態で、上記第1の半導体膜上に第2の半導体膜を成長させる工程(c)とを含み、少なくとも上記第1及び第2の半導体膜を半導体基板として用いる方法である。

【0012】この方法により、工程(b)において第1の半導体膜と基板との間に熱分解層が形成され、工程(c)において第1の半導体膜上に第2の半導体膜を形成した後、基板を冷却する際に、熱分解層が応力を吸収するので、第2の半導体膜にかかる応力を極力低減させることができる。

【0013】上記工程(b)では、上記第1の半導体膜のうち上記基板に隣接する領域の少なくとも一部を熱分解層にすることができる。その場合、上記工程(b)では、上記第1の半導体膜と上記基板との界面のほぼ全域において両者間の接合を分離させてもよいし、上記第1の半導体膜と上記基板との界面の一部のみにおいて両者間の接合を分離させてもよい。

【0014】上記工程(a)の前に、上記基板の上に、開口部を有する第1マスクを形成する工程をさらに含み、上記工程(a)では、上記基板のうち上記第1マスクの開口部において露出している部分から上記第1の半導体膜を成長させることにより、マスクの上方に転位などの欠陥の少ない領域を有する第1の半導体膜が得られる。

【0015】上記第1マスクは、上記基板の側面を覆っていることにより、基板と第1、第2の半導体膜とを分離させて、フリースタANDINGのウエハを得るのが容易となる。

【0016】上記第1マスクは、光透過性を有しており、上記工程(b)では、上記第1の半導体膜と上記第1マスクとの界面の少なくとも一部において、上記第1の半導体膜と上記第1マスクとの接合を分離させることが好ましい。

【0017】上記工程(a)の後で上記工程(b)の前に、上記第1の半導体膜の上に、少なくとも上記第1マスクの開口部の上方を覆い、上記第1マスクの上方に開口部を有する第2マスクを形成する工程をさらに含み、上記工程(c)では、上記第1半導体膜のうち上記第2マスクの開口部に位置する部分から上記第2の半導体膜を成長させることにより、全体的に欠陥の少ない第2の半導体膜が得られる。

【0018】上記第1マスクは、酸化膜、窒化膜、酸窒化膜及びリフラクトリ金属膜のうちから選ばれるいずれか1つの膜によって構成されていることが好ましい。

【0019】上記工程(a)の後で上記工程(b)の前に、上記第1の半導体膜の上に、開口部を有し、上記第2の半導体膜の結晶成長を阻害する機能を有する第3マスクを形成する工程をさらに含み、上記工程(c)では、上記第1の半導体膜のうち上記第3マスクの開口部において露出している部分から上記第2の半導体膜を成長させることにより、第3マスクの上方に欠陥の少ない

領域を有する第2の半導体膜が得られる。

【0020】上記工程(a)の後で上記工程(b)の前に、上記第1の半導体膜の上に、開口部を有する第4マスクを形成する工程と、上記工程(b)の後で上記工程(c)の前に、上記第4マスクを用いて、上記第1の半導体膜をエッチングして、上記第1の半導体膜のうち上記第4マスクの開口部に位置する領域を除去する工程とをさらに含み、上記工程(c)では、上記第1の半導体膜のうち上記第1の半導体膜の開口部において露出している部分から上記第2の半導体膜を成長させることにより、全体として欠陥密度の低い第2の半導体膜が得られる。

【0021】上記工程(a)では、上記第1の半導体膜として窒素を含む化合物半導体膜を形成することができる。

【0022】上記工程(a)では、上記第1の半導体膜として、Ga, Al, B, As, In, P及びSbのうちの少なくとも1つの元素とNとを組成に含む化合物半導体膜を形成することができる。

【0023】上記工程(c)では、上記第2の半導体膜として窒素を含む化合物半導体膜を形成することができる。

【0024】上記工程(c)では、上記第2の半導体膜として、Ga, Al, B, As, In, P及びSbのうちの少なくとも1つの元素とNとを組成に含む化合物半導体膜を形成することができる。

【0025】上記工程(a)では、上記第1の半導体膜の厚さを200 μ m以下とすることが好ましい。

【0026】上記工程(b)では、上記光の照射エネルギーの値を0.1J/cm²以上20J/cm²以下の範囲とすることが好ましい。

【0027】上記工程(c)の後に、上記基板を除去する工程(d)をさらに含むことにより、フリースタANDINGのウエハとして機能する第2の半導体膜が得られる。

【0028】

【発明の実施の形態】(第1の実施形態)図1(a)～(e)は、本発明の第1の実施形態における半導体膜の製造方法を示す部分断面図(基板のこの断面における両側面の図示は省略されている)である。

【0029】図1(a)に示す工程で、まず、主面がC面すなわち(0001)面である直径2インチ(約50.8mm)、厚さ300 μ mのサファイア基板11を準備する。そして、サファイア基板11を、HVPE装置にセットし、サファイア基板11を加熱した状態で、反応炉の上流側から、Ga金属とHClガスとによって生成されたGaClガスと、アンモニアガス(NH₃)とを原料ガスとして供給し、窒素ガス(N₂)をキャリアガスとして供給する。このハイドライド気相成長法(HVPE法)により、まず、サファイア基板11を5

00℃に加熱した状態で、サファイア基板11の主面上に、厚さ30nmのGaNバッファ層(図示せず)をエピタキシャル成長させる。次いで、サファイア基板11の温度を1000℃にして、第1の半導体膜である厚さ50μmのGaN膜12をエピタキシャル成長させる。なお、GaNバッファ層の厚さはGaN膜12に比べるとほとんど無視しうるので、以下の説明においては、単に、「GaN膜12」というときは、GaNバッファ層が含まれているものとする。また、サファイア基板11上にGaN膜12等を形成したものを、単に「エピタキシャル基板」という。

【0030】その後、HVPE装置内でサファイア基板11及びGaN膜12を室温まで冷却する。

【0031】このとき、GaN膜12の厚さは約50μmであり、いわゆる厚膜ではないことから、サファイア基板11とGaN膜12との間の熱膨張係数差に起因するエピタキシャル基板全体の反りは多少あるものの小さい。また、エピタキシャル基板全体として、割れや欠けはほとんどない。

【0032】なお、GaN膜12の厚さを厚くすると反りが顕著になるので、2インチのサファイア基板を用いる場合には、GaN膜12の厚さが200μm以下であることが好ましく、100μm以下であることがより好ましい。ただし、GaN膜12の厚さの好ましい範囲の上限は、使用するサファイア基板11の厚さにも依存する。また、GaN膜12における反りや割れの抑制という観点からは、GaN膜12の厚さに下限はなく、GaN膜12及びGaNバッファ層の合計厚さが10μm程度であっても、後述する処理が可能である限り、本発明の効果を発揮することができる。

【0033】次に、図1(b)に示す工程で、エピタキシャル基板をHVPE装置から取り出して、レーザ光をサファイア基板11の裏面からGaN膜12(GaNバッファ層を含む)に照射して、サファイア基板11とGaN膜12との分離を行なう。このとき使用したレーザは、Nd/YAGレーザの3次高調波(355nm)で、照射エネルギー0.3J/cm²、パルス幅5ns、レーザ光の照射時のビーム径は100μmである。サファイアの吸収端波長はレーザ光の波長よりも短く、GaNの吸収端波長(約360~370nm)はレーザ光の波長よりも長い。したがって、レーザ光はサファイア基板11を通過し、GaNはレーザ光を吸収し発熱する。レーザ光のエネルギー密度が十分大きくすれば、この発熱によってGaN膜12(GaNバッファ層を含む)のうちサファイア基板11に接する部分、つまり裏面部が界面近傍で分解され、サファイア基板11とGaN膜12との間に、GaNの分解によって生じた熱分解層14が形成される。本実施形態においては、レーザ光のエネルギー密度が概ね0.4J/cm²以上のときにこのような現象を確認することができた。

【0034】そして、図1(c)に示す工程で、レーザ光のビームをサファイア基板11の全面にわたって走査すると、サファイア基板11とGaN膜12との間に、全面に亘って、GaNの分解によって生じた熱分解層14が介在することになる。この熱分解層14は、一般的には、Nが蒸発することにより形成されるGaの液滴すなわちGaのドロップレットと、固体微粒子とが混在した相である。

【0035】そして、熱分解層14の表面張力を利用すれば、サファイア基板11とGaN膜12とを、互いに付着しておくことが可能である。熱分解層14により、サファイア基板11とGaN膜12とを互いに付着しておくための好ましいGaのドロップレットの量を決めるのはレーザの照射エネルギーであり、そのエネルギーの値は0.1J/cm²~20J/cm²の範囲である。

【0036】次に、図1(d)に示す工程で、サファイア基板11の上にGaN膜12を載せたまま、エピタキシャル基板を再びHVPE装置内に導入する。そして、エピタキシャル基板を700℃にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を1000℃まで上げ、GaN膜12の上に第2の半導体膜である厚さ500μmのGaN膜15をエピタキシャル成長させる。

【0037】その後、図1(e)に示す工程で、基板温度を室温まで下げる。このとき、熱分解層14によってサファイア基板11とGaN膜12、15とが付着した状態であっても、熱分解層14は液滴を含む流動体によって構成されているので、GaN膜12、15には、サファイア基板11とGaN膜12、15との熱膨張率差による熱応力はほとんど印加されない。その後、サファイア基板11をGaN膜12及びGaN膜15から分離除去する。その結果、GaN膜12、15及び熱分解層14により、サファイア基板11とはほぼ同じ面積を有するGaN基板16が構成される。

【0038】本実施形態の半導体膜の製造方法によれば、サファイア基板11の上に形成された薄い第1の半導体膜であるGaN膜12(本実施形態においては、GaNバッファ層を含む)にレーザ光をサファイア基板11の裏面から照射して、サファイア基板11とGaN膜12とを分離させてから、厚膜のGaN膜15をエピタキシャル成長させている。したがって、その後、エピタキシャル基板を冷却する時には、GaN膜12、15が熱分解層14によってサファイア基板11とは分離しているので、GaN膜15を厚く成長しても熱膨張係数差による熱応力がほとんど生じない。よって、広い面積を有しつつ、割れや反りのほとんどない、いわゆるフリースタANDINGの窒化物半導体ウエハ(窒化物半導体以外の材料は含まれない、窒化物半導体のみから構成されるウエハ)となるGaN基板16を得ることができる。

【0039】なお、GaN基板16の裏面、つまりGa

N膜12側の表面にはレーザ照射時の熱分解により不規則な凹凸が生じているので、研磨により平坦化を行なってもよい。

【0040】(第2の実施形態)図2(a)~(e)は、本発明の第2の実施形態における半導体膜の製造方法を示す部分断面図(基板の両側面の図示は省略されている)である。

【0041】図2(a)に示す工程で、第1の実施形態における図1(a)に示す工程と同じ処理を行なう。すなわち、HVPE法により、サファイア基板11の上に、GaNバッファ層(図示せず)及びGaN膜12をエピタキシャル成長させる。このときの条件は、第1の実施形態で述べた通りである。

【0042】本実施形態においても、単に、「GaN膜12」というときは、GaNバッファ層が含まれているものとする。また、サファイア基板11上にGaN膜12等を形成したものを、単に「エピタキシャル基板」という。

【0043】その後、HVPE装置内でサファイア基板11及びGaN膜12を室温まで冷却する。

【0044】このとき、本実施形態においては、GaN膜12の厚さは約10 μ mであり、いわゆる厚膜ではないことから、サファイア基板11とGaN膜12との間の熱膨張係数差に起因するエピタキシャル基板全体の反りは多少あるものの小さい。また、エピタキシャル基板全体として、割れや欠けはほとんどない。

【0045】次に、図2(b)に示す工程で、エピタキシャル基板をHVPE装置から取り出して、レーザ光をサファイア基板11の裏面からGaN膜12(GaNバッファ層を含む)に照射して、サファイア基板11とGaN膜12との分離を行なう。このとき使用したレーザは、第1の実施形態と同じである。そして、第1の実施形態と同様に、GaN膜12の裏面部のうちレーザ光が照射された部分においてはGaNが分解され、GaN膜12のうちレーザ光が照射された領域とサファイア基板11とが互いに分離される。そして、レーザ光が照射された領域では、サファイア基板11とGaN膜12との間に、GaNの分解によって生じた熱分解層14が介在する。本実施形態においても、レーザ光のエネルギー密度が概ね0.4 J/cm²以上のときにこのような現象を確認することができた。

【0046】ここで、本実施形態においては、図2

(b)に示すように、レーザ光のビームをサファイア基板11の<11-20>方向に線状に走査し、この線状の走査を<11-20>方向に直交する方向におけるピッチ間隔を1mmとして繰り返す。なお、<11-20>という表記中の「-2」とは、結晶構造の表記法として定義されている符号の「2バー」を表すものとする。すなわち、バーはその数字の前にマイナスの符号を付けて表すものとする。以下、面方位についても、例えば2

バーを-2と表す表記を用いることにする。

【0047】そして、図2(c)に示す工程で、レーザ光のビームをサファイア基板11の一端から他端まで走査すると、サファイア基板11とGaN膜12との間に、GaNの分解によって生じた熱分解層18が、長さ方向が<11-20>方向であるストライプパターンで介在することになる。この熱分解層18は、一般的には、Nが蒸発することにより形成されるGaの液滴すなわちGaのドロップレットと、固体微粒子とが混在した相である。

【0048】次に、図2(d)に示す工程で、サファイア基板11の上にGaN膜12を載せたまま、エピタキシャル基板を再びHVPE装置内に導入する。そして、エピタキシャル基板を700℃にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を1000℃まで上げ、GaN膜12の上に第2の半導体膜である厚さ500 μ mのGaN膜15をエピタキシャル成長させる。

【0049】その後、基板温度を室温まで下げる。このとき、ストライプ状の熱分解層18が存在することにより、サファイア基板11とGaN膜12とが互いに部分的にしか接合していないので、降温中に生じる熱応力は、全面的に接合している場合に生じる熱応力と比べて低減される。

【0050】その後、図2(e)に示す工程で、再びレーザ照射によりGaN膜12のうちサファイア基板11と接している領域を分解する、あるいはサファイア基板11を研磨することにより、サファイア基板11をGaN膜12及びGaN膜15から分離除去する。その結果、GaN膜12、15及び熱分解層18により、サファイア基板11とほぼ同じ面積を有するGaN基板19(フリースタンディングの窒化物半導体ウエハ)が構成される。

【0051】本実施形態においては、GaN膜15を形成した後に、エピタキシャル基板を冷却したときにも、GaN膜12、15における、サファイア基板11とGaN膜12、15との熱膨張率差による熱応力はごく弱いので、GaN膜12、15の割れや反りの発生を抑制することができる。本実施形態においては、特に、GaN膜15のエピタキシャル成長時において、GaN膜12とサファイア基板11との接合状態をより確実に保持しつつ、HVPEプロセスや昇温、降温を行なうことができるという利点がある。

【0052】特に、冷却後にサファイア基板11をGaN膜12、15から分離除去すれば、GaN基板19における熱応力はほとんどなくなる。したがって、2インチの大きさのフリースタンディングウエハである、GaN基板19が得られる。

【0053】なお、GaN基板19の裏面、つまりGaN膜12側の表面にはレーザ照射時の熱分解により不規

則な凹凸が生じているので、研磨により平坦化を行なってもよい。

【0054】また、サファイア基板11とGaN膜12との間に、部分的にストライプ状の熱分解層18を形成したが、部分的に形成される熱分解層18のパターンは特にストライプ状に限定されるものでなく、ドット状、基盤目状であっても本実施形態と同様の効果を発揮することができる。

【0055】また、本実施形態においては、サファイア基板11をGaN膜12、15から除去したが、サファイア基板11を除去せずに、サファイア基板11及びGaN膜12、15の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0056】(第3の実施形態) 図3(a)～(e)は、本発明の第3の実施形態における半導体膜の製造方法を示す部分断面図(基板の両側面の図示は省略されている)である。

【0057】図3(a)に示す工程で、第1の実施形態における図1(a)に示す工程と同じ処理を行なう。すなわち、HVPE法により、サファイア基板11の上に、厚さ30nmのGaNバッファ層(図示せず)と、厚さ50μmのGaN膜12とをエピタキシャル成長させる。このときの条件は、第1の実施形態で述べた通りである。

【0058】本実施形態においても、単に、「GaN膜12」というときは、GaNバッファ層が含まれているものとする。また、サファイア基板11上にGaN膜12等を形成したものを、単に「エピタキシャル基板」という。

【0059】その後、HVPE装置内でサファイア基板11及びGaN膜12を室温まで冷却する。

【0060】次に、スパッタ法により、GaN膜12の上に厚さ100nmのSiO₂膜を形成した後、フォトリソグラフィとウエットエッチングとによりSiO₂膜をパターンニングして、SiO₂からなるマスク21を形成する。マスク21は、幅5μm、ピッチ間隔5μmのストライプパターンを有しており、そのストライプパターンの長さ方向はGaN膜12の<11-20>方向である。

【0061】次に、図3(b)に示す工程で、エピタキシャル基板をHVPE装置から取り出して、レーザ光をサファイア基板11の裏面からGaN膜12(GaNバッファ層を含む)に照射して、サファイア基板11とGaN膜12との分離を行なう。このとき使用したレーザ及びレーザ光のビーム径は、第1の実施形態と同じである。そして、レーザ光のビームをサファイア基板11の全面にわたって走査すると、サファイア基板11とGaN膜12との間に、全面に亘って、GaNの分解によって生じた熱分解層14が介在することになる。この熱分解層14は、一般的には、Nが蒸発することにより形成

されるGaの液滴すなわちGaのドロップレットと、固体微粒子とが混在した相である。

【0062】次に、図3(c)に示す工程で、サファイア基板11の上にGaN膜12を載せたまま、エピタキシャル基板を再びHVPE装置内に導入する。そして、エピタキシャル基板を700℃にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を1000℃まで上げ、GaN膜12の上に第2の半導体膜である厚さ500μmのGaN膜15をエピタキシャル成長させる。

【0063】このとき、マスク21はGaN結晶のエピタキシャル成長を阻害する材料であるSiO₂によって構成されているので、GaN膜15はマスク21の上には成長せず、GaN膜12のうちマスク21の開口部に位置する部分の上からエピタキシャル成長を始める。そして、GaN膜15がエピタキシャル成長を続けていって、マスク21の上端に達すると、マスク21の上に沿ってGaN結晶のラテラル成長が始まる。

【0064】そして、図3(d)に示すように、マスク21の開口部の上方に成長するGaN結晶と、マスク21の各開口部の上端からマスク21の上に沿ってラテラル成長するGaN結晶とが合体して、最終的に、マスク21及びその開口部全体を覆うGaN膜15が形成される。

【0065】このとき、GaN膜15のうちマスク21の開口部の上方に位置する領域においては、GaN膜12とサファイア基板11との格子不整合により生じた、垂直方向に伸びる転位などの欠陥が伝搬しているが、GaN膜15のうちマスク21の上方に位置する領域においては、GaN膜12中の転位などの欠陥の伝播は妨げられていて、ほとんど転位が存在しない。本実施形態においては、GaN膜15のうちマスク21の上方に位置する領域の転位密度は、第1の実施形態で作製したGaN膜15よりも1～2桁低い。

【0066】その後、図3(e)に示す工程で、基板温度を室温まで下げる。このとき、熱分解層14によってサファイア基板11とGaN膜12、15とが付着した状態であっても、熱分解層14は液滴を含む流動体によって構成されているので、GaN膜12、15には、サファイア基板11とGaN膜12、15との熱膨張率差による熱応力はほとんど印加されない。その後、サファイア基板11をGaN膜12、15及びマスク21から分離除去する。その結果、GaN膜12、15、マスク21及び熱分解層14により、サファイア基板11とほぼ同じ面積を有するGaN基板23(フリースタANDINGの窒化物半導体ウエハ)が得られる。

【0067】本実施形態によると、第1の実施形態と同じ効果を発揮することができる。加えて、本実施形態によると、部分的に転位密度の低い領域を有するGaN基板23を得ることができる。

13

【0068】なお、Ga_{0.5}N_{0.5}基板23の裏面、つまりサファイア基板11と接合されていた面を研磨により平坦にしてもよい。さらにSiO₂からなるマスク21膜が後の工程に不都合を来たす場合などの場合には、Ga_{0.5}N_{0.5}膜12及びマスク21が除去されるまで研磨を行なってもよい。

【0069】また、本実施形態においては、マスク21の形成後にレーザ光の照射を行なうとGa_{0.5}N_{0.5}膜12とサファイア基板11との界面を全面において分離したが、第2の実施形態のように、界面の部分的な領域において両者間の接合を分離するだけでもよい。この場合、Ga_{0.5}N_{0.5}膜15形成後、再びレーザ照射により接合部を分解する、あるいは研磨によりサファイア基板11を除去することで、Ga_{0.5}N_{0.5}基板を得ることができる。あるいは、サファイア基板11を除去せずに、サファイア基板11及びGa_{0.5}N_{0.5}膜12、15の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0070】また、本実施形態においては、マスク21の平面パターンをストライプ状としたが、ドット状、基盤目状等であっても、本実施形態と同様の効果が得られる。

【0071】さらに、本実施形態においては、サファイア基板11の側面にはほとんどSiO₂膜が堆積されないで、サファイア基板11の側面はマスク21によって覆われないことを前提にしているが、SiO₂膜をCVDによって厚めに堆積することにより、サファイア基板11の側面をマスク21で覆うことができる。その場合には、サファイア基板11の側面上には、Ga_{0.5}N_{0.5}膜12、15が堆積されないで、サファイア基板の除去が容易になるという利点がある。

【0072】(第4の実施形態) 図4(a)～(f)は、本発明の第4の実施形態における半導体膜の製造方法を示す部分断面図(基板の両側面の図示は省略されている)である。

【0073】図4(a)に示す工程で、スパッタ法により、サファイア基板11の上に厚さ100nmのSiO₂膜を形成した後、フォトリソグラフィとウェットエッチングとによりSiO₂膜をパターニングして、SiO₂からなるマスク24を形成する。マスク24は、幅5μm、ピッチ間隔5μmのストライプパターンを有しており、そのストライプパターンの長さ方向はサファイア基板11の<110>方向である。

【0074】そして、図4(b)に示す工程で、サファイア基板11をHVPE装置内に導入し、HVPE法により、サファイア基板11の上に、厚さ30nmのGa_{0.5}N_{0.5}バッファ層(図示せず)と、厚さ80μmのGa_{0.5}N_{0.5}膜12とをエピタキシャル成長させる。このときの条件は、第1の実施形態で述べた通りである。

【0075】このとき、マスク24はGa_{0.5}N_{0.5}結晶のエピタキシャル成長を阻害する材料であるSiO₂によって

14

構成されているので、Ga_{0.5}N_{0.5}膜12はマスク24の上には成長せず、サファイア基板11のうちマスク24の開口部に位置する部分の上からエピタキシャル成長を始める。そして、Ga_{0.5}N_{0.5}膜12がエピタキシャル成長を続けていって、マスク24の上端に達すると、マスク24の上に沿ってGa_{0.5}N_{0.5}結晶のラテラル成長が始まる。

【0076】そして、図4(c)に示すように、マスク24の開口部の上方に成長するGa_{0.5}N_{0.5}結晶と、マスク24の各開口部の上端からマスク24の上に沿ってラテラル成長するGa_{0.5}N_{0.5}結晶とが合体して、最終的に、マスク24及びその開口部全体を覆うGa_{0.5}N_{0.5}膜12が形成される。

【0077】このとき、Ga_{0.5}N_{0.5}膜12のうちマスク24の開口部の上方に位置する領域においては、Ga_{0.5}N_{0.5}膜12とサファイア基板11との格子不整合により生じた、垂直方向に伸びる転位などの欠陥が伝搬しているが、Ga_{0.5}N_{0.5}膜12のうちマスク24の上方に位置する領域においては、転位などの欠陥の伝播は妨げられていて、ほとんど転位が存在しない。本実施形態においては、Ga_{0.5}N_{0.5}膜12のうちマスク24の上方に位置する領域の転位密度は、第1の実施形態で作製したGa_{0.5}N_{0.5}膜12よりも1～2桁低い。

【0078】次に、図4(d)に示す工程で、エピタキシャル基板をHVPE装置から取り出して、レーザ光をサファイア基板11の裏面からGa_{0.5}N_{0.5}膜12(Ga_{0.5}N_{0.5}バッファ層を含む)に照射して、サファイア基板11とGa_{0.5}N_{0.5}膜12との分離を行なう。このとき使用したレーザは、第1の実施形態と同じである。

【0079】このとき、レーザ光はサファイア基板11及びマスク24を通過し、Ga_{0.5}N_{0.5}膜12の裏面部はレーザ光を吸収し発熱する。レーザ光のエネルギー密度が十分大きくすれば、この発熱によってGa_{0.5}N_{0.5}膜12(Ga_{0.5}N_{0.5}バッファ層を含む)のうちサファイア基板11及びマスク24に接する部分、つまり裏面部が界面近傍で分解される。その結果、Ga_{0.5}N_{0.5}膜12のうちレーザ光が照射された領域と、サファイア基板11及びマスク24とが互いに分離される。本実施形態においては、レーザ光のエネルギー密度が概ね0.4J/cm²以上のときにこのような現象を確認することができた。

【0080】そして、レーザ光のビームをサファイア基板11の全面にわたって走査すると、サファイア基板11及びマスク24と、Ga_{0.5}N_{0.5}膜12との間に、Ga_{0.5}N_{0.5}の分解によって生じた熱分解層25が介在することになる。この熱分解層25は、一般的には、Nが蒸発することにより形成されるGaの液滴すなわちGaのドロップレットと、固体微粒子とが混在した相である。

【0081】なお、分解時に生じたGaドロップレットの表面張力のため、サファイア基板11からGa_{0.5}N_{0.5}膜12が剥がれ落ちることはほとんどない。

【0082】次に、図4(e)に示す工程で、サファイ

ア基板 11 の上に GaN 膜 12 を載せたまま、エピタキシャル基板を再び HVPE 装置内に導入する。そして、エピタキシャル基板を 700℃ にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を 1000℃ まで上げ、GaN 膜 12 の上に第 2 の半導体膜である厚さ 500 μm の GaN 膜 15 をエピタキシャル成長させる。

【0083】その後、図 4 (f) に示す工程で、基板温度を室温まで下げる。このとき、熱分解層 25 によってサファイア基板 11 と GaN 膜 12、15 とが付着した状態であっても、熱分解層 25 は液滴を含む流動体によって構成されているので、GaN 膜 12、15 には、サファイア基板 11 と GaN 膜 12、15 との熱膨張率差による熱応力はほとんど印加されない。その後、サファイア基板 11 を GaN 膜 12 及び GaN 膜 15 から分離除去する。その結果、GaN 膜 12、15 及び熱分解層 25 により、サファイア基板 11 とほぼ同じ面積を有する GaN 基板 26 (フリースタンディングの窒化物半導体ウエハ) が構成される。

【0084】本実施形態によると、第 1 の実施形態と同じ効果を発揮する。加えて、本実施形態では、GaN 膜 12 の転位密度を低減することができ、その結果、GaN 膜 12 の上にエピタキシャル成長される GaN 膜 15 の転位密度をも低減することができる。

【0085】なお、マスク 24 をレーザー光が透過しない材料により形成すると、マスク 24 を介して、サファイア基板 11 と GaN 膜 12 とが互いに固着された状態のままとなる。この場合にも、サファイア基板 11 の除去後、さらに、マスク 24 をウエットエッチングで除去することにより、GaN 基板 26 を得ることができる。

【0086】本実施形態においては、サファイア基板 11 と GaN 膜 12 を完全に分離したが、第 2 の実施形態と同様に、両者を部分的に分離してもよい。その場合は、GaN 膜 15 の形成後に、再びレーザー照射により、GaN 膜 12 のサファイア基板 11 との接合部を分解する、あるいは研磨によりサファイア基板 11 を除去することによって、GaN 基板を得ることができる。あるいは、サファイア基板 11 を除去せずに、サファイア基板 11 及び GaN 膜 12、15 の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0087】また、マスク 24 の形状はストライプとしたが、ドット状、碁盤目状等であっても同様の効果が得られる。

【0088】(第 5 の実施形態) 上記第 1 ~ 第 4 の実施形態においては、サファイア基板 11 の部分断面のみを示し、両端部の図示は省略されているが、HVPE 法による GaN 膜 12 (GaN バッファ膜を含む) 及び GaN 膜 15 は、サファイア基板 11 の側面にもエピタキシャル成長するのが一般的である。そして、レーザ光の照射による熱分解層の形成時において、GaN 膜 12 の平

面部の裏面部は容易に分解されるが、側面部にはレーザー光が照射されにくいので、GaN 膜 12 のサファイア基板 11 との界面付近の領域を分解することは一般には困難である。したがって、後に、例えばサファイア基板 11 と GaN 膜 12、15 などとを加熱して、サファイア基板 11 を除去しようとする、GaN 膜 12、15 の外周部に熱応力の集中などによるクラックが発生するおそれがある。これを防止するためには、サファイア基板 11 の外周を研磨して削る等の処理を行なう必要がある。

【0089】そこで、本実施形態においては、かかる処理を不要とするための対策について説明する。

【0090】図 5 (a) ~ (e) は、本発明の第 5 の実施形態における半導体膜の製造方法を示す断面図である。

【0091】図 5 (a) に示す工程で、CVD により、サファイア基板 11 の上面及び側面の上に厚さ 100 nm の SiO₂ 膜を形成した後、フォトリソグラフィーとウエットエッチングとにより SiO₂ 膜をパターニングして、SiO₂ からなるマスク 31 を形成する。マスク 31 は、サファイア基板 11 の側面と上面の外周部とを覆っている。

【0092】そして、図 5 (b) に示す工程で、サファイア基板 11 を HVPE 装置内に導入し、HVPE 法により、サファイア基板 11 の上に、厚さ 30 nm の GaN バッファ層 (図示せず) と、厚さ 50 μm の GaN 膜 12 とをエピタキシャル成長させる。このときの条件は、第 1 の実施形態で述べた通りである。

【0093】このとき、マスク 31 は GaN 結晶のエピタキシャル成長を阻害する材料である SiO₂ によって構成されているので、GaN 膜 12 はマスク 31 の上には成長せず、サファイア基板 11 のうちマスク 31 の開口部に位置する部分の上からエピタキシャル成長を始める。そして、GaN 膜 12 がエピタキシャル成長を続けていって、マスク 31 の上端に達すると、マスク 31 の上に沿って外方に GaN 結晶のラテラル成長が始まる。そして、最終的に、マスク 31 の開口部を覆うとともに、マスク 31 の開口部の周辺部を覆う GaN 膜 12 が形成される。

【0094】次に、図 5 (c) に示す工程で、エピタキシャル基板を HVPE 装置から取り出して、レーザー光をサファイア基板 11 の裏面から GaN 膜 12 (GaN バッファ層を含む) に照射して、サファイア基板 11 と GaN 膜 12 との分離を行なう。このとき使用したレーザーは、第 1 の実施形態と同じである。

【0095】このとき、レーザー光はサファイア基板 11 及びマスク 31 を通過し、GaN 膜 12 の裏面部はレーザー光を吸収し発熱する。レーザー光のエネルギー密度が十分大きくすれば、この発熱によって GaN 膜 12 (GaN バッファ層を含む) のうちサファイア基板 11 及びマ

スク 31 に接する部分、つまり裏面部が界面近傍で分解される。その結果、Ga_{0.5}N_{0.5}膜 12 のうちレーザ光が照射された領域と、サファイア基板 11 及びマスク 31 とが互いに分離される。本実施形態においては、レーザ光のエネルギー密度が概ね 0.4 J/cm^2 以上のときにこのような現象を確認することができた。

【0096】そして、レーザ光のビームをサファイア基板 11 の全面にわたって走査すると、サファイア基板 11 及びマスク 31 と、Ga_{0.5}N_{0.5}膜 12 との間に、全面に亘って、Ga_{0.5}N_{0.5}の分解によって生じた熱分解層 32 が介在することになる。この熱分解層 32 は、一般的には、N が蒸発することにより形成される Ga の液滴すなわち Ga のドロップレットと、固体微粒子とが混在した相である。

【0097】なお、分解時に生じた Ga ドロップレットの表面張力のため、サファイア基板 11 から Ga_{0.5}N_{0.5}膜 12 が剥がれ落ちることはほとんどない。

【0098】次に、図 5 (d) に示す工程で、サファイア基板 11 の上に Ga_{0.5}N_{0.5}膜 12 を載せたまま、エピタキシャル基板を再び HVPE 装置内に導入する。そして、エピタキシャル基板を 700℃ にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を 1000℃ まで上げ、Ga_{0.5}N_{0.5}膜 12 の上に第 2 の半導体膜である厚さ 500 μm の Ga_{0.5}N_{0.5}膜 15 をエピタキシャル成長させる。

【0099】その後、図 5 (e) に示す工程で、基板温度を室温まで下げる。このとき、熱分解層 32 によってサファイア基板 11 と Ga_{0.5}N_{0.5}膜 12、15 とが付着した状態であっても、熱分解層 32 は液滴を含む流動体によって構成されているので、Ga_{0.5}N_{0.5}膜 12、15 には、サファイア基板 11 と Ga_{0.5}N_{0.5}膜 12、15 との熱膨張率差による熱応力はほとんど印加されない。その後、サファイア基板 11 を Ga_{0.5}N_{0.5}膜 12 及び Ga_{0.5}N_{0.5}膜 15 から分離除去する。その結果、Ga_{0.5}N_{0.5}膜 12、15 及び熱分解層 32 により、サファイア基板 11 とほぼ同じ面積を有する Ga_{0.5}N_{0.5}基板 35 (フリースタANDINGの窒化物半導体ウエハ) が構成される。

【0100】本実施形態によると、第 1 の実施形態と同じ効果を発揮することができる。加えて、本実施形態によると、サファイア基板 11 の側面の上には、Ga_{0.5}N_{0.5}結晶は成長しないので、Ga_{0.5}N_{0.5}膜 12 のうちサファイア基板 11 に接している裏面部全体を確実に分解することができる。よって、Ga_{0.5}N_{0.5}膜 12、15 とサファイア基板 11 とを円滑に互いに分離させることができ、フリースタANDINGの Ga_{0.5}N_{0.5}ウエハ (窒化物半導体ウエハ) を再現性よく得ることができる。

【0101】なお、本実施形態においても、第 4 の実施形態のごとく、マスク 31 によってサファイア基板 11 のほぼ全面を覆い、一部に開口部を設けることで、転位密度の低減を図ることができる。

【0102】また、本実施形態においても、第 2 の実施形態のごとく、レーザ光の照射を行なって Ga_{0.5}N_{0.5}膜 12 とサファイア基板 11 との界面の部分的な領域において両者間の接合を分離するだけでもよい。この場合、Ga_{0.5}N_{0.5}膜 15 形成後、再びレーザ照射により接合部を分解する、あるいは研磨によりサファイア基板 11 を除去することで、Ga_{0.5}N_{0.5}基板を得ることができる。あるいは、サファイア基板 11 を除去せずに、サファイア基板 11 及び Ga_{0.5}N_{0.5}膜 12、15 の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0103】(第 6 の実施形態) 図 6 (a) ~ (e) は、本発明の第 6 の実施形態における半導体膜の製造方法を示す部分断面図 (基板の両側面の図示は省略されている) である。

【0104】図 6 (a) に示す工程で、第 1 の実施形態における図 1 (a) に示す工程と同じ処理を行なう。すなわち、HVPE 法により、サファイア基板 11 の上に、厚さ 30 nm の Ga_{0.5}N_{0.5}バッファ層 (図示せず) と、厚さ 10 μm の Ga_{0.5}N_{0.5}膜 12 とをエピタキシャル成長させる。このときの条件は、第 1 の実施形態で述べた通りである。

【0105】本実施形態においても、単に、「Ga_{0.5}N_{0.5}膜 12」というときは、Ga_{0.5}N_{0.5}バッファ層が含まれているものとする。また、サファイア基板 11 上に Ga_{0.5}N_{0.5}膜 12 等を形成したものを、単に「エピタキシャル基板」という。

【0106】その後、HVPE 装置内でサファイア基板 11 及び Ga_{0.5}N_{0.5}膜 12 を室温まで冷却する。

【0107】次に、スパッタ法により、Ga_{0.5}N_{0.5}膜 12 の上に厚さ 100 nm の SiO₂ 膜を形成した後、フォトリソグラフィとウエットエッチングとにより SiO₂ 膜をパターンニングして、SiO₂ からなるマスク 21 を形成する。マスク 21 は、幅 10 μm、ピッチ間隔 5 μm のストライプパターンを有しており、そのストライプパターンの長さ方向は Ga_{0.5}N_{0.5}膜 12 の <11-20> 方向である。

【0108】次に、図 6 (b) に示す工程で、反応性イオンエッチング法により、Ga_{0.5}N_{0.5}膜 12 のうちマスク 21 の開口部に位置する領域をサファイア基板 11 が露出するまでエッチングする。

【0109】次に、エピタキシャル基板を HVPE 装置から取り出して、レーザ光をサファイア基板 11 の裏面から Ga_{0.5}N_{0.5}膜 12 (Ga_{0.5}N_{0.5}バッファ層を含む) に照射して、サファイア基板 11 と Ga_{0.5}N_{0.5}膜 12 との分離を行なう。このとき、使用したレーザ及びレーザ光のビーム径は、第 1 の実施形態と同じである。その際、レーザ光のビームを、マスク 21 のストライプパターンの長さ方向とは直交する方向である Ga_{0.5}N_{0.5}膜 12 の <1-100> 方向に線状に走査し、この線状の走査を <1-100> 方向に直交する方向におけるピッチ間隔を 1 mm として

繰り返す。そして、レーザ光のビームをサファイア基板11の一端から他端まで走査すると、サファイア基板11とGaN膜12との間に、GaNの分解によって生じた熱分解層37が、ドット状に介在することになる。この熱分解層37は、一般的には、Nが蒸発することにより形成されるGaの液滴すなわちGaのドロップレットと、固体微粒子とが混在した相である。

【0110】次に、図6(c)に示す工程で、サファイア基板11の上にGaN膜12を載せたまま、エピタキシャル基板を再びHVPE装置内に導入する。そして、エピタキシャル基板を700℃にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を1000℃まで上げ、GaN膜12の上に第2の半導体膜である厚さ500μmのGaN膜15をエピタキシャル成長させる。

【0111】このとき、マスク21はGaN結晶のエピタキシャル成長を阻害する材料であるSiO₂によって構成されている。また、GaN膜12のうちマスク21の開開口部に位置する部分は除去されている。したがって、GaN膜15は、マスク21の上には成長せず、GaN膜12のうちマスク21の開開口部に露出している側面と、サファイア基板11のマスク21の開開口部に露出している部分とからエピタキシャル成長を始める。このとき、GaN膜12の側面からは横方向に成長が起こるので、開開口部内で相対向している各側面からラテラル成長していきGaN結晶同士が接合すると、開開口部の底面には原料が供給されなくなるので、サファイア基板11からのエピタキシャル成長は止まる。そして、GaN膜15がエピタキシャル成長を続けていって、マスク21の上端に達すると、マスク21の上に沿ってGaN結晶のラテラル成長が始まる。

【0112】そして、図6(d)に示すように、マスク21の開開口部の上方に成長するGaN結晶と、マスク21の各開開口部の上端からマスク21の上に沿ってラテラル成長するGaN結晶とが合体して、最終的に、マスク21及びその開開口部全体を覆うGaN膜15が形成される。

【0113】このとき、GaN膜15は、ほとんどGaN膜12のラテラル成長によって形成されたGaN結晶によって構成されている。したがって、GaN膜12とサファイア基板11との格子不整合により生じた、垂直方向に伸びる転位などの欠陥の欠陥の伝播は妨げられていて、ほとんど転位が存在しない。本実施形態においては、GaN膜15の転位密度は、全領域において第1の実施形態で作製したGaN膜15よりも1～2桁低い。

【0114】その後、図6(e)に示す工程で、基板温度を室温まで下げる。このとき、熱分解層37によってサファイア基板11とGaN膜12、15とが付着した状態であっても、熱分解層37は液滴を含む流動体によって構成されている。また、マスク21の開開口部には原

料供給が中断されたことにより生じたギャップ40が生じるので、サファイア基板11とGaN膜12、15はレーザ未照射部でのみ接合しているだけである。したがって、GaN膜12、15には、サファイア基板11とGaN膜12、15との熱膨張率差による熱応力は極めて小さい。その後、サファイア基板11をGaN膜12、15及びマスク21から分離除去する。その結果、GaN膜12、15、マスク21及び熱分解層37により、サファイア基板11とほぼ同じ面積を有するGaN基板39(フリースタANDINGの窒化物半導体ウェハ)が得られる。

【0115】本実施形態によると、第1の実施形態と同じ効果を発揮することができる。加えて、本実施形態によると、GaN膜15が、ほとんどGaN膜12のラテラル成長によって形成されたGaN結晶によって構成されているので、極めて転位密度の低い良質のGaN膜15が得られる。

【0116】また、図6(d)に示す工程で、マスク21の開開口部には原料供給が中断されたことにより生じたギャップが生じるので、接合面積の低減によって、冷却時における割れや欠けの原因となる熱応力を低減できる。

【0117】なお、GaN基板39の裏面、つまりサファイア基板11と接合されていた面を研磨により平坦にしてもよい。さらにSiO₂からなるマスク21膜が後の工程に不都合を来たす場合などの場合には、GaN膜12及びマスク21が除去されるまで研磨を行なってもよい。

【0118】また、本実施形態においては、マスク21の形成後にレーザ光の照射を行なってGaN膜12とサファイア基板11との界面を部分的に分離したが、両者の界面を全面的に分離してもよい。

【0119】また、本実施形態においては、サファイア基板11をGaN膜12、15から除去したが、サファイア基板11を除去せずに、サファイア基板11及びGaN膜12、15の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0120】(第7の実施形態) 図7(a)～(e)は、本発明の第7の実施形態における半導体膜の製造方法を示す部分断面図(基板の両側面の図示は省略されている)である。

【0121】図7(a)に示す工程で、CVDにより、サファイア基板11の上に厚さ100nmのSiO₂膜を形成した後、フォトリソグラフィとウエットエッチングとによりSiO₂膜をパターニングして、SiO₂からなるマスク24を形成する。マスク24は、幅5μm、ピッチ間隔5μmのストライプパターンを有しており、そのストライプパターンの長さ方向はサファイア基板11の<110>方向である。

【0122】そして、図7(b)に示す工程で、サファ

イア基板 11 を HVPE 装置内に導入し、HVPE 法により、サファイア基板 11 の上に、厚さ 30 nm の GaN バッファ層（図示せず）と、厚さ 50 μm の GaN 膜 12 とをエピタキシャル成長させる。このときの条件は、第 1 の実施形態で述べた通りである。

【0123】このとき、マスク 24 は GaN 結晶のエピタキシャル成長を阻害する材料である SiO_2 によって構成されているので、GaN 膜 12 はマスク 24 の上には成長せず、サファイア基板 11 のうちマスク 24 の開口部に位置する部分の上からエピタキシャル成長を始める。そして、GaN 膜 12 がエピタキシャル成長を続けていって、マスク 24 の上端に達すると、マスク 24 の上に沿って GaN 結晶のラテラル成長が始まる。

【0124】そして、マスク 24 の開口部の上方に成長する GaN 結晶と、マスク 24 の各開口部の上端からマスク 24 の上に沿ってラテラル成長する GaN 結晶とが合体して、最終的に、マスク 24 及びその開口部全体を覆う GaN 膜 12 が形成される。

【0125】このとき、GaN 膜 12 のうちマスク 24 の開口部の上方に位置する領域においては、GaN 膜 12 とサファイア基板 11 との格子不整合により生じた、垂直方向に伸びる転位などの欠陥が伝搬しているが、GaN 膜 12 のうちマスク 24 の上方に位置する領域においては、転位などの欠陥の伝播は妨げられていて、ほとんど転位が存在しない。

【0126】次に、図 7 (c) に示す工程で、スパッタ法により、GaN 膜 12 の上に厚さ 100 nm の SiO_2 膜を形成した後、フォトリソグラフィとウェットエッチングとにより SiO_2 膜をパターニングして、 SiO_2 からなるマスク 41 を形成する。マスク 41 は、幅 5 μm 、ピッチ間隔 5 μm のストライプパターンを有しており、マスク 24 の開口部の上方を覆っている。

【0127】次に、図 7 (c) に示す工程で、エピタキシャル基板を HVPE 装置から取り出して、レーザ光をサファイア基板 11 の裏面から GaN 膜 12 (GaN バッファ層を含む) に照射して、サファイア基板 11 と GaN 膜 12 との分離を行なう。このとき使用したレーザは、第 1 の実施形態と同じである。

【0128】このとき、レーザ光はサファイア基板 11 及びマスク 24 を通過し、GaN 膜 12 の裏面はレーザ光を吸収し発熱する。レーザ光のエネルギー密度が十分大きくすれば、この発熱によって GaN 膜 12 (GaN バッファ層を含む) のうちサファイア基板 11 及びマスク 24 に接する部分、つまり裏面が界面近傍で分解される。その結果、GaN 膜 12 のうちレーザ光が照射された領域と、サファイア基板 11 及びマスク 24 とが互いに分離される。本実施形態においては、レーザ光のエネルギー密度が概ね 0.4 J/cm^2 以上のときにこのような現象を確認することができた。

【0129】そして、レーザ光のビームをサファイア基

板 11 の全面にわたって走査すると、サファイア基板 11 及びマスク 24 と、GaN 膜 12 との間に、GaN の分解によって生じた熱分解層 25 が介在することになる。この熱分解層 25 は、一般的には、N が蒸発することにより形成される Ga の液滴すなわち Ga のドロップレットと、固体微粒子とが混在した相である。

【0130】なお、分解時に生じた Ga ドロップレットの表面張力のため、サファイア基板 11 から GaN 膜 12 が剥がれ落ちることはほとんどない。

【0131】次に、図 7 (d) に示す工程で、サファイア基板 11 の上に GaN 膜 12 を載せたまま、エピタキシャル基板を再び HVPE 装置内に導入する。そして、エピタキシャル基板を 700℃ にしてサーマルクリーニングを行なった後、エピタキシャル基板の温度を 1000℃ まで上げ、GaN 膜 12 の上に第 2 の半導体膜である厚さ 500 μm の GaN 膜 15 をエピタキシャル成長させる。

【0132】このとき、マスク 41 は GaN 結晶のエピタキシャル成長を阻害する材料である SiO_2 によって構成されているので、GaN 膜 15 はマスク 41 の上には成長せず、GaN 膜 12 のうちマスク 41 の開口部に位置する部分の上からエピタキシャル成長を始める。そして、GaN 膜 15 がエピタキシャル成長を続けていって、マスク 41 の上端に達すると、マスク 41 の上に沿って GaN 結晶のラテラル成長が始まる。

【0133】そして、マスク 41 の開口部の上方に成長する GaN 結晶と、マスク 41 の各開口部の上端からマスク 41 の上に沿ってラテラル成長する GaN 結晶とが合体して、最終的に、マスク 41 及びその開口部全体を覆う GaN 膜 15 が形成される。

【0134】このとき、GaN 膜 12 のうちマスク 24 の開口部の上方に位置する領域、つまり転位などの欠陥が伝搬している領域は、マスク 41 によって覆われているので、GaN 膜 15 への転位などの欠陥の伝搬が止められる。そして、GaN 膜 15 は、GaN 膜 12 のうちマスク 24 の上方に位置する領域、つまり転位などの欠陥がほとんど伝搬していない領域上へのエピタキシャル成長によって形成されているので、GaN 膜 15 全体が低転位密度領域となっている。本実施形態においては、GaN 膜 15 全体の転位密度は、第 1 の実施形態で作製した GaN 膜 15 よりも 1~2 桁低い。

【0135】その後、図 7 (e) に示す工程で、基板温度を室温まで下げる。このとき、熱分解層 25 によってサファイア基板 11 と GaN 膜 12、15 とが付着した状態であっても、熱分解層 25 は液滴を含む流動体によって構成されているので、GaN 膜 12、15 には、サファイア基板 11 と GaN 膜 12、15 との熱膨張率差による熱応力はほとんど印加されない。その後、サファイア基板 11 を GaN 膜 12、15 及びマスク 24、41 から分離除去する。その結果、GaN 膜 12、15、

マスク24、41及び熱分解層25により、サファイア基板11とはほぼ同じ面積を有するGaN基板45（フリースタANDINGの窒化物半導体ウエハ）が得られる。

【0136】本実施形態によると、第1の実施形態と同じ効果を発揮することができる。加えて、本実施形態によると、全体的に転位密度の低い領域を有するGaN基板45を得ることができる。

【0137】なお、GaN基板45の裏面、つまりサファイア基板11と接合されていた面を研磨により平坦にしてもよい。さらにSiO₂からなるマスク24、41が後の工程に不都合を来す場合などの場合には、GaN膜12及びマスク24、41が除去されるまで研磨を行なってもよい。

【0138】また、本実施形態においては、マスク24、41の形成後にレーザ光の照射を行なってGaN膜12とサファイア基板11との界面を全面において分離したが、第2の実施形態のように、界面の部分的な領域において両者間の接合を分離するだけでもよい。この場合、GaN膜15の形成後、再びレーザ照射により接合部を分解する、あるいは研磨によりサファイア基板11を除去することで、GaN基板を得ることができる。あるいは、サファイア基板11を除去せずに、サファイア基板11及びGaN膜12、15の全体を基板として、レーザ素子などのデバイスの作製のために使用してもよい。

【0139】また、本実施形態においては、マスク24の平面パターンをストライプ状としたが、ドット状、基盤目状等であっても、本実施形態と同様の効果が得られる。

【0140】さらに、本実施形態においては、サファイア基板11の側面もSiO₂膜からなるマスク24によって覆われるので、サファイア基板11の側面上には、GaN膜12、15が堆積されないで、サファイア基板の除去が容易になるという利点がある。

【0141】一実施例一

本実施例においては、上記各実施形態において製造されたGaNウエハ（GaN膜15）を用いて作成した発光ダイオードについて説明する。

【0142】まず、有機金属気相成長装置を用いて、GaNウエハ上に厚み約4μmのn型GaN結晶膜をエピタキシャル成長させる。成長温度は1030℃で、Ga原料としてはトリメチルガリウム、N原料としてはNH₃を用いる。また、ドナー不純物であるSiの原料にはSiH₄を、キャリアガスにはH₂を用いる。次に、キャリアガスをN₂に切り替え、成長温度を800℃に降温して、n型GaN結晶膜の上に厚み約20nmのn型InGaN結晶膜をエピタキシャル成長させる。Inの原料としてはトリメチルインジウムを用いる。その後、再び1020℃まで昇温し、厚み約800nmのp型GaN結晶膜をエピタキシャル成長させる。アクセプ

タ不純物であるMgの原料には、シクロペンタジエニルマグネシウムを用いる。

【0143】次に、p型GaN結晶膜のエピタキシャル成長後、GaNウエハを、アニーリング装置で窒素雰囲気中、700℃で20分間アニーリングして、最上層のp型GaN結晶膜をさらに低抵抗化する。

【0144】次に、アニール後、オーミック電極としてn型GaN結晶膜の上には、Ti/Alの多層構造の電極を形成し、p型GaN結晶膜の上には、Ni/Au電極を形成する。その後、ウエハをカットして、ウエハを500μm角のチップに分割し、各チップを発光ダイオードとする。

【0145】この発光ダイオードの特性を評価したところ、基板全面に対して、非常に良好な特性が得られた。

【0146】これらの結果より、本発明の製造方法により、GaN層15における割れ、反り（歪み）などを抑制することができるので、発光ダイオードや半導体レーザの歩留まりを向上させることができることがわかった。

【0147】（その他の実施形態）上記各実施形態においては、サファイア基板の大きさは2インチとしたが、さらに面積の大きいサファイア基板又はその他の材料からなる基板であっても、割れや欠けを抑制しつつ、窒化物半導体基板を作製することが可能である。

【0148】上記各実施形態においては、サファイア基板とGaN膜との分離用のレーザとしてNd/YAGレーザを用いたが、窒化物半導体の吸収端よりも大きなエネルギーに相当する波長を有し、かつ基板に対して透明であるレーザであればよい。例えば、KrFエキシマレーザ（248nm）や、XeClエキシマレーザ（308nm）などでも分離可能である。

【0149】また、窒化物半導体基板に相当する窒化物半導体膜（上記各実施形態においてはGaN膜）を形成する際に、II族、IV族またはVI族元素を含む原料を用い、II族、IV族またはVI族元素に添加してもよい。例えば、Si、Ge、Se等を不純物として添加すれば、n型の導電性を有する窒化物半導体基板が得られ、Be、Mg、Zn等を不純物として添加すれば、p型の導電性を有する窒化物半導体基板が得られる。

【0150】上記第3、第4、第5、第6及び第7の実施形態においては、マスクの材料としてシリコン酸化膜（SiO₂）を用いたが、実質的に窒化物半導体がある上に成長しない材料であればよい。例えば、酸化チタン（TiO₂）、酸化ジルコニウム（ZrO₂）などの酸化物や、窒化シリコン（Si₃N₄）などの窒化物や、Ni、Mo、W、Coなどの高融点金属（リフラクトリ金属）などをマスク材料として用いることができる。

【0151】上記各実施形態において、GaN膜を形成する際のキャリアガスとして、H₂や、N₂/H₂の混合ガスなどを用いてもよい。

【0152】また、以上の各実施形態では、サファイア基板上にGa₂N膜を形成する場合、又はフリースタANDINGのGa₂N基板（Ga₂Nウエハ）を作製する場合について述べたが、本発明の半導体膜の製造方法は、Ga₂N膜又はGa₂N基板に限らず他の窒化を含む半導体膜（又は半導体基板）の製造にも適用することができ、それらの場合にも同様の効果を得ることができる。つまり、本発明は、Ga、Al、B、As、In、P及びSbのうちの少なくとも1つの元素とNとを組成に含む半導体膜（又は半導体基板）に適用することができる。その代表的なものとしては、一般式がB_xAl_yGa_zIn_{1-x-y-z}N（0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ z ≤ 1, 0 ≤ x + y + z ≤ 1）で表される半導体膜（又は半導体基板）、具体的には、AlN膜（又はAlN基板）、AlGa₂N膜（又はAlGa₂N基板）、InGa₂N膜（又はInGa₂N基板）、AlGaInN（又はAlGaInN基板）、BN膜（又はBN基板）、BA₂IN膜（又はBA₂IN基板）、BGa₂N膜（又はBGa₂N基板）等がある。

【0153】また、本発明の半導体膜又は半導体基板を形成する下地となる基板として、上記各実施形態においては、サファイア基板を用いたが、サファイア基板以外に、スピネル基板などの光透過性基板を用いた場合にも、レーザ光を通過させることができるので、レーザ光がGa₂N膜のみに吸収されることを利用した基板の分離が可能になる。

【0154】なお、レーザとしては、エネルギーがGa₂Nのバンドギャップよりも大きいものを用い、Nd/YAGレーザの3次高調波の他にはエキシマKrFレーザ（波長248nm）等を用いることが好ましい。

【0155】

【発明の効果】以上説明したように、本発明の半導体膜の製造方法によると、割れや欠けのない広い面積を有する基板が作製可能となり、基板の歩留まり率を向上させることができる。

【0156】また、半導体膜の欠陥密度を低減できるので、この半導体膜上を用いて低閾値、長寿命のデバイスが作製可能となる。

【図面の簡単な説明】

【図1】（a）～（e）は、本発明の第1の実施形態における半導体膜の製造方法を示す部分断面図である。

【図2】（a）～（e）は、本発明の第2の実施形態における半導体膜の製造方法を示す部分断面図である。

【図3】（a）～（e）は、本発明の第3の実施形態における半導体膜の製造方法を示す部分断面図である。

【図4】（a）～（f）は、本発明の第4の実施形態における半導体膜の製造方法を示す部分断面図である。

【図5】（a）～（e）は、本発明の第5の実施形態における半導体膜の製造方法を示す断面図である。

【図6】（a）～（e）は、本発明の第6の実施形態における半導体膜の製造方法を示す部分断面図である。

【図7】（a）～（e）は、本発明の第7の実施形態における半導体膜の製造方法を示す部分断面図である。

【符号の説明】

11 サファイア基板

12 Ga₂N膜

14, 18, 25, 32, 37 熱分解層

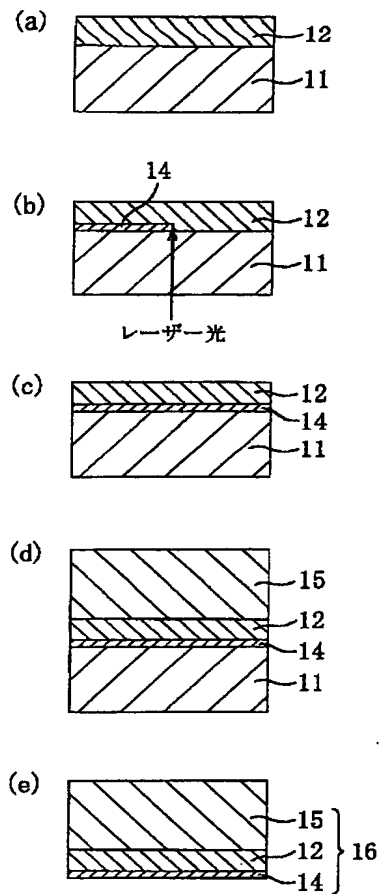
15 Ga₂N膜

16, 19, 23, 26, 35, 39, 45 Ga₂N基板

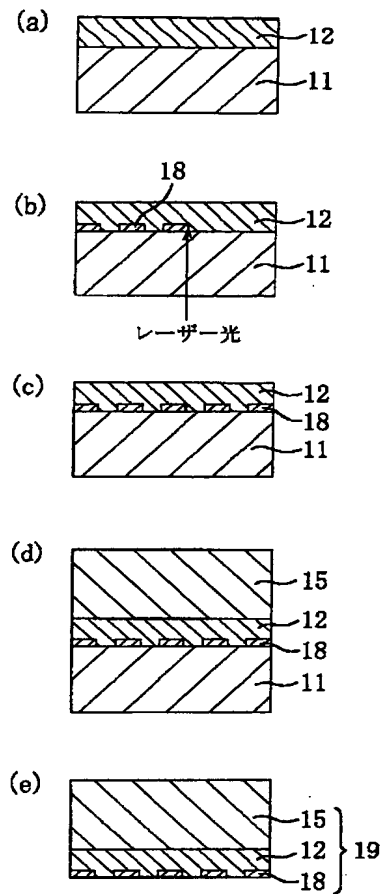
21, 24, 24, 31 マスク

40 ギャップ

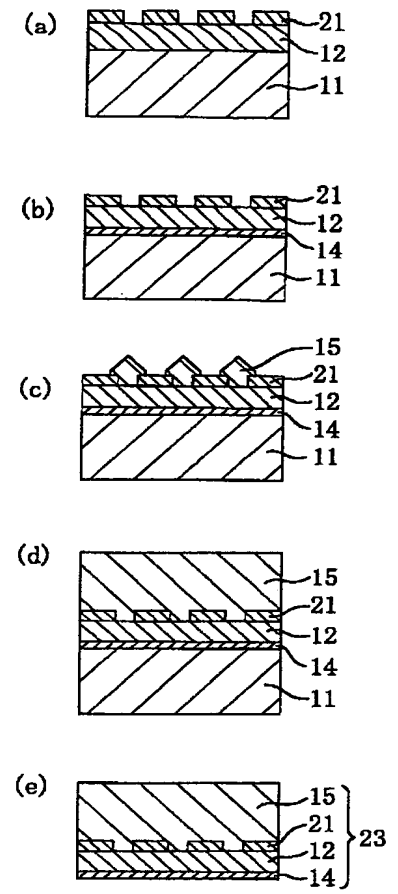
【図 1】



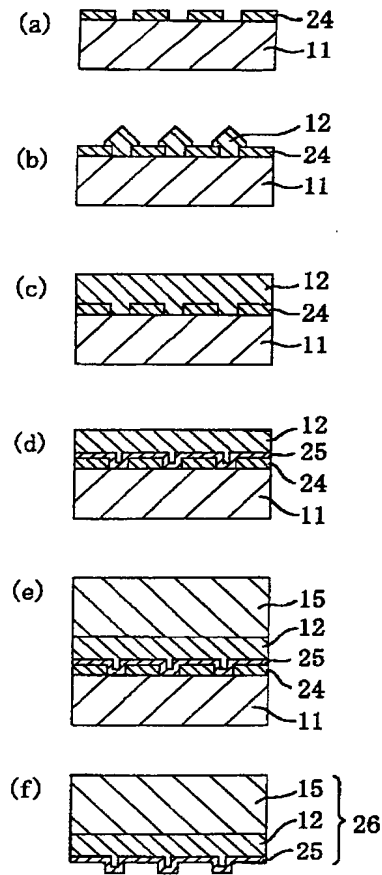
【図 2】



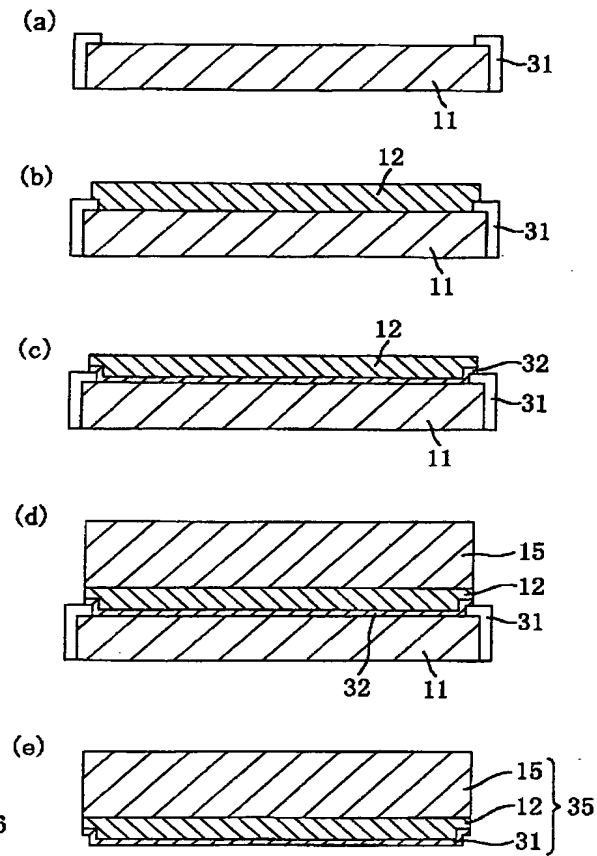
【図 3】



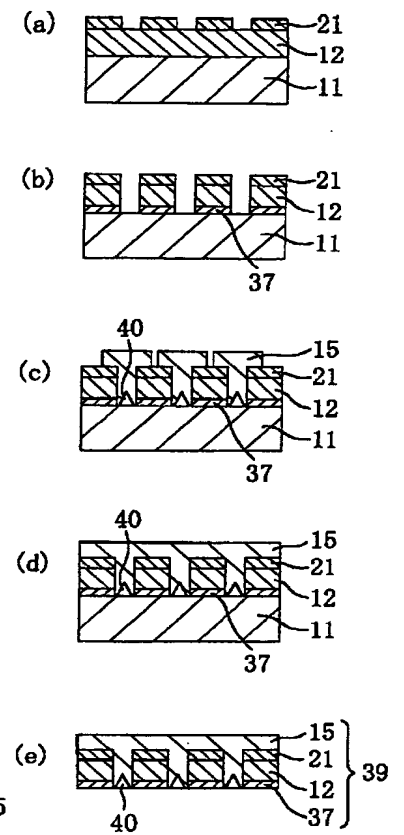
【図 4】



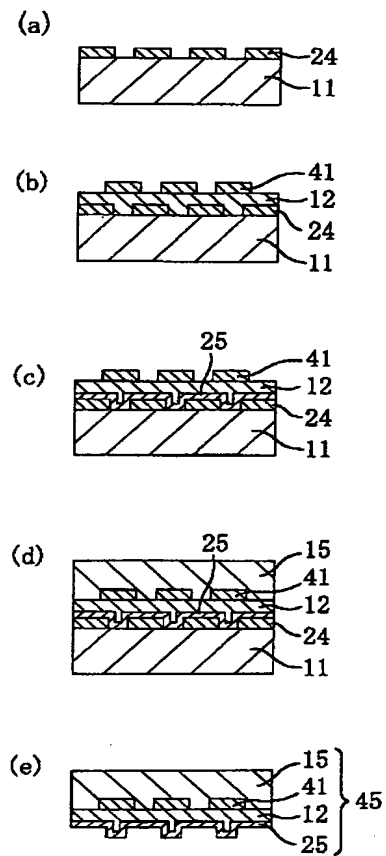
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 石田 昌宏
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 4G077 AA02 AA03 BE15 DB04 EA02
ED06 EE05 EF03 FE16 FJ03
HA12
5F041 AA40 CA40 CA64 CA77
5F045 AB14 AF09 BB13 HA18
5F052 JA01 JA07 KA01
5F073 AA51 CB05 DA04 DA16



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003007616 A**(43) Date of publication of application: **10.01.03**

(51) Int. Cl.

H01L 21/20
C30B 29/38
H01L 21/205
// H01L 33/00
H01S 5/323

(21) Application number: **2002063281**(22) Date of filing: **08.03.02**(30) Priority: **23.03.01 JP 2001084806**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**

(72) Inventor: **OGAWA MASAHIRO**
UEDA DAISUKE
ISHIDA MASAHIRO

(54) **METHOD OF MANUFACTURING
 SEMICONDUCTOR FILM**

COPYRIGHT: (C)2003,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing semiconductor film by which the occurrence of cracks and warps can be suppressed, while a nitride semiconductor film is secured widely in the same degree as that of a substrate.

SOLUTION: A GaN film 12 which is a first semiconductor film is epitaxially grown on a sapphire substrate 11, and a pyrolytically decomposed layer 14 is interposed between the substrate 11 and film 12 by irradiating the film 12 with a laser light from the rear surface side of the substrate 11. After a GaN film 15, which is a second semiconductor film is epitaxially grown while the GaN film 12, is kept on the sapphire substrate 11, the temperature of the substrate 11 is lowered to room temperature. When the substrate 11 is separated from the GaN films 12 and 15 thereafter, a GaN substrate 16 having almost the equal area as the sapphire substrate 11 has is obtained.

